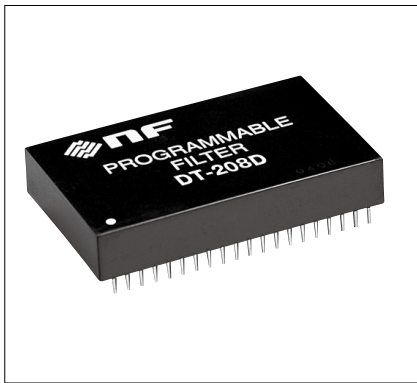


プログラマブルフィルタ

DT-208D DT-208DC3



DT-208D/DT-208DC3はデジタル信号により周波数を制御できるユニバーサルフィルタで、最高設定周波数は1.59MHzです。

12dB/octの減衰傾度のローパス及びハイパスフィルタ出力と、6dB/oct・バンド幅の減衰特性のバンドパスフィルタ出力の三出力が同時に得られます。さまざまな特性のフィルタや高次フィルタを構成できるように、通過利得やQは外付抵抗により容易に設定できます。周波数制御はBCD2桁(8ライン)で行います。周波数範囲は10kHz~1.59MHzのキャパシタ内蔵タイプDT-208DC3と外付キャパシタにより範囲を設定するタイプのDT-208Dが用意されています。

▼フィルタ特性

種類	ローパス、ハイパス、バンドパス
次数	2(1次対)
減衰傾度	12dB/oct:ローパス、ハイパス 6dB/oct:バンド幅:バンドパス
特性	あらゆる高次系フィルタが構成可能 (高速インバータCA-102R3併用、外付抵抗による)
設定周波数範囲 (fc)	DT-208DC3: 10kHz~1.59MHz DT-208D: 外付けキャパシタによる (1.59MHz max)
Q	範囲: 1/3~1×10 <sup>7</sup> /fc 設定: 外付抵抗による

▼入力特性

インピーダンス	利得設定用外付抵抗による (2kΩ/利得)
定格最大電圧	±10V/利得
許容最大電圧	電源電圧と同じ

▼出力特性

インピーダンス	5Ω以下
定格最大電圧	±10V (≦1MHz)
負荷抵抗	2kΩ以上
通過域利得	外付け抵抗による
ひずみ率	0.02% (typ)
雑音	60μVrms (typ) ローパス出力 (10Hz~500kHz帯域)
オフセット電圧	±30mV (typ) 外付け半固定抵抗器により調整可能

▼遮断周波数制御特性

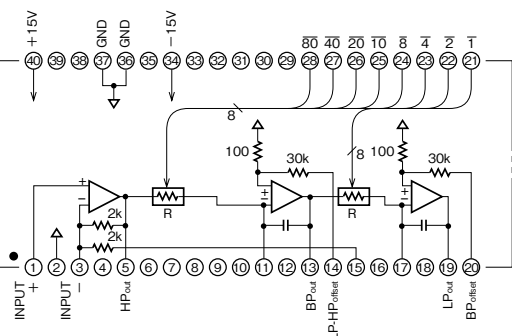
コード	BCD2桁、負論理
入力回路	CMOS入力、100kΩにて+5Vにプルアップ(内部)
確度	DT-208D: ±0.25% (typ)、DT-208DC3: ±0.5% (typ)

▼その他

電源電圧	±15V (±14~±16)
消費電流	±50mA (typ)
温湿度範囲	動作: -20°C~70°C、10~95%RH 保存: -30°C~80°C、10~80%RH
外形寸法	54.4×33.7×9.4mm、HA型

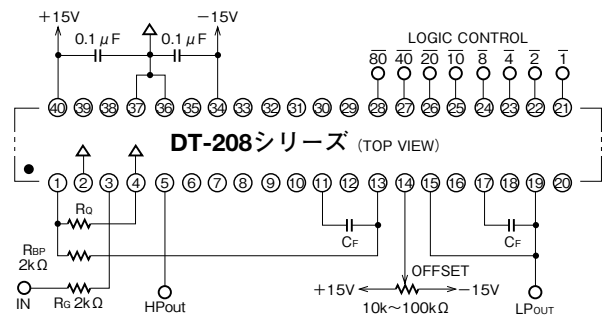
注) 特記なき場合は23°C±5°C、Vs=±15V、利得1、Q=0.7071

ブロック図



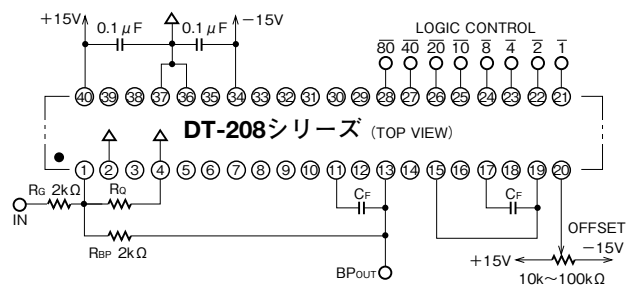
基本接続図

●DT-208ローパス、ハイパスフィルタ



$$\text{Gain} = \frac{2 \times 10^3}{R_G[\Omega]} \quad R_Q[\Omega] = \frac{R_{BP}[\Omega]}{3Q-1} \quad (\text{入出力位相反転})$$

●DT-208バンドパスフィルタ



$$\text{Gain} = \frac{R_{BP}[\Omega]}{R_G[\Omega]} \quad R_Q[\Omega] = \frac{R_{BP}[\Omega]}{2(Q-1)} \quad (\text{入出力位相反転})$$

■C<sub>F</sub>(DT-208D)の決定

DT-208Dは周波数決定キャパシタが内蔵されていないため、C<sub>F</sub>を外付けする必要があります。

ロジックコントロールのLoにしたビットの重みの和をNとします。

$$f_c[\text{Hz}] = \frac{N}{4 \times 10^5 \times C_F[\text{F}]}$$

$$C_F[\text{F}] = 2.5 \times 10^{-6} \times \frac{N}{f_c[\text{Hz}]}$$

例) ロジック(N)=100のとき、f<sub>c</sub>=1MHzにするには C<sub>F</sub>=250pF  
DT-208DC3はC<sub>F</sub>として250pFが内蔵されています。

DT-208シリーズを利用して、連立チェビシェフフィルタやバンドエリミネーションフィルタを構成する場合は、高速インバータCA-102R3を併用してください。CA-102R3は59ページに掲載されています。