



正弦波シンセサイザモジュール  
SINE WAVE SYNTHESIZER MODULE

**WS-107P3**

---

取扱説明書

## 目次

1. 本製品を使用するにあたって.....	1
1.1. 外観の確認 .....	1
1.2. 電源について.....	1
1.3. 電源構成に対するピン処理について .....	2
1.4. ロジックについて .....	2
1.5. 絶対最大定格について .....	3
1.6. 静電気対策について.....	3
1.7. 洗浄について.....	3
2. 概説.....	4
2.1. 概要 .....	4
2.2. 特長 .....	4
3. 設定・制御方法について.....	5
3.1. パラメータ制御方式.....	5
3.2. 周波数設定方法 .....	5
3.3. ゲート発振 .....	6
3.4. 同期クロック（周波数同期）.....	7
4. 仕様.....	8
4.1. 両電源構成時（ $AV_{SS} = -3.465\text{ V} \sim -2.850\text{ V}$ ）.....	8
4.2. 片電源構成時（ $AV_{SS} = 0\text{ V}$ ）.....	9
4.3. 環境・外形・質量 .....	9
4.3.1. 環境.....	9
4.3.2. モジュール外形.....	9
4.3.3. モジュール質量.....	9
4.4. 規格 .....	9
5. ブロック図.....	10
6. 入出力ピン配置 .....	11
7. 基本接続図.....	12
7.1. 正負両電源使用時 .....	12
7.2. 片電源使用時.....	13
8. モジュール外形寸法図 .....	14

---

## 1. 本製品を使用するにあたって

### 1.1. 外観の確認

梱包箱の外側に異常な様子（傷やへこみなど）が見られましたら、製品を箱から取り出すときに、製品に影響していないかどうか十分に確認してください。

梱包箱から中身を取り出しましたら内容物を確認してください。製品の外観に異常な傷があるときは、当社または当社代理店にご連絡ください。

### 1.2. 電源について

本モジュールはデジタル部とアナログ部に分かれており、デジタル部は +3.3 V の正電源を、アナログ部は ±3.3 V の正負電源もしくは +3.3 V の正電源のみで動作します。

具体的な電圧範囲と消費電流は以下の通りです。

#### デジタル部

正電源電圧	DV <sub>DD</sub>	+3.3 V±5% (+3.135 V～+3.465 V)
立ち上がり時間規定		10 ms 以下
消費電流	I <sub>DVDD</sub>	140 mA max.

#### アナログ部

正電源電圧	AV <sub>DD</sub>	+2.850 V～+3.465 V
消費電流	I <sub>AVDD</sub>	33 mA max. (無負荷時)
負電源電圧	AV <sub>SS</sub>	-3.465 V ～ -2.850 V
消費電流	I <sub>AVSS</sub>	5 mA max. (無負荷時)

- DV<sub>DD</sub> の電圧立ち上がりには時間規定があります。  
電源投入から DV<sub>DD</sub> の仕様電圧下限(+3.135 V)までを 10 ms 以下で立ち上げてください。10 ms 超の立ち上がり時間の場合はモジュールが正常に起動しない場合があります。
- DV<sub>DD</sub> に対して電圧監視回路が内蔵されています。電源投入時は電圧監視回路によるリセットが解除された後でモジュールの動作を開始します。
- DV<sub>DD</sub>, AV<sub>DD</sub> と AV<sub>SS</sub> それぞれに電源を割り当てることを推奨します。  
また、AV<sub>DD</sub> と AV<sub>SS</sub> にはシリーズ電源などの低ノイズ電源の使用を推奨します。
- DV<sub>DD</sub> と AV<sub>DD</sub> は電源を共通化することができますが、DV<sub>DD</sub> のノイズが AV<sub>DD</sub> に混入しないよう十分なノイズ対策をしてください。デジタル部の雑音がアナログ回路に回り込み、出力信号に影響を与える場合があります。
- AV<sub>SS</sub> を使用せず、正電源のみの片電源構成で動作させる事ができます。この場合はシンセサイザ出力の基準電圧をプラス側にオフセットさせて動作しますので、出力波形には直流成分が重畳されます。

### 1.3. 電源構成に対するピン処理について

本モジュールはアナログ部を両電源・片電源のいずれかの構成で使用しますが、どちらの場合もモジュールのピン処理（設定）が必要です。表 1 に従ってモジュールのピンを処理してください。

表 1 アナログ部電源構成によるピン処理方法

アナログ部電源	ピン名称	ピン番号	処理内容
両電源構成	AV <sub>SS</sub>	24	負電源に接続
	OFFSET	3	2 pin の AGND と接続
片電源構成	AV <sub>SS</sub>	24	23 pin の AGND と接続
	OFFSET	3	22 pin の AV <sub>DD</sub> と接続

- シンセサイザ出力の基準電位は OFFSET ピン(3pin)に印加された電圧の半分となり、この基準電位が直流オフセット成分として出力波形に重畳されます。
- 上記設定時の基準電位は、両電源動作時は 0 V (AGND)、片電源動作時は AV<sub>DD</sub> の半分の電圧になります。この電位を基準に 2 V<sub>p-p</sub> の波形が出力されます。
- OFFSET 端子には低インピーダンスで低雑音の電圧源を接続してください。

### 1.4. ロジックについて

本モジュールのデジタル部で使用するロジックは 3.3V LVC MOS です。

#### a) I/O Standard

本モジュールで使用するロジックの I/O Standard は表 2 の通りです。

表 2 I/O Standard (3.3V LVC MOS)

		Min.	Typ.	Max.	Unit
電源電圧	DV <sub>DD</sub>	+3.135	+3.300	+3.465	V
入力電圧 Low	V <sub>IL</sub>	-0.3	---	+0.8	V
入力電圧 High	V <sub>IH</sub>	+1.7	---	+3.6	V

#### b) 入力ピン処理

本モジュールの以下のロジック入力ピンはモジュール内部で DV<sub>DD</sub> ヘプルアップされています。(プルアップ抵抗値：7~34 kΩ)

- ゲート発振入力ピン (15 pin)
- 同期クロック入力ピン (17 pin)

それ以外の入力ピンはプルアップ / プルダウンされていません。外部回路にてプルアップ / プルダウン (1~100 kΩ 程度) を行い、ロジックレベルの High / Low を確定させてください。

## 1.5. 絶対最大定格について

本モジュールの絶対最大定格は表 3 の通りです。

表 3 絶対最大定格

	最小値	最大値	単位
デジタル部			
正電源電圧 $DV_{DD}$	-0.3	+3.6	V
ロジック入力電圧	-0.3	$DV_{DD} + 0.3$	V
アナログ部			
正電源電圧 $AV_{DD}$	-0.3	+3.6	V
負電源電圧 $AV_{SS}$	-3.6	+0.3	V
オフセット入力電圧	-0.3	$AV_{DD} + 0.3$	V
シンセサイザ出力電流	-50	+50	mA

上記の絶対最大定格を超えるストレスを加えると製品に恒久的な損傷を与えることがあります。

## 1.6. 静電気対策について

静電気による破壊、劣化を防止するために下記項目を守ってください。

- 静電気を帯びやすい容器を用いた運搬・保存はしないでください。
- 組立作業時は使用する機器や人体を接地してください。帯電防止用リストバンドを使用し、作業台表面および作業台周囲に導電性マットを敷いて接地する事を推奨します。
- 素手で端子を触らないでください。
- 半田ごてを使用する場合は、こて先を接地してください。

## 1.7. 洗浄について

部品実装後の基板洗浄について

- 超音波洗浄は禁止します
- 洗浄液は IPA (イソプロピルアルコール) を推奨します
- その他の洗浄液を使用する場合は、問題ないかを確認してください。

---

## 2. 概説

### 2.1. 概要

「WS-107P3」は、DDS (Direct Digital Synthesizer: デジタル直接合成方式シンセサイザ) をベースにした信号発生モジュールです。

出力波形は正弦波で周波数を広範囲に設定できて且つ高確度です。電源投入時から安定した信号を出力し、また周波数変更時には位相が連続して波形が途切れない出力を保持します。

モジュールの設定はパラレル信号を用いたバイナリ設定方式なので、手動操作での設定に対応するシステムを構築することが可能です。

### 2.2. 特長

- |                                 |  |
|---------------------------------|--|
| ① 広い周波数設定範囲                     | 10 mHz～10 MHz  |
| ② 高い周波数確度                       | ±(25 ppm + 50 nHz) 以内                                      |
| ③ 高い波形振幅分解能                     | 14 bit   |
| ④ 小型パッケージ                       | 32 mm×17 mm×7 mm (公差は各±1 mm),<br>2.54 mm pitch, 24 pin DIP |
| ⑤ 広い動作温度範囲                      | -20℃～+80℃  |
| ⑥ 外部周波数基準 10 MHz に同期可能          |  |
| ⑦ パラレル信号を用いたバイナリ設定方式 (シリアル通信不要) |  |
| ⑧ ゲート発振機能を搭載                    |  |

### 3. 設定・制御方法について

#### 3.1. パラメータ制御方式

- 本モジュールのパラメータ設定は設定入力ピンへの High/Low ロジックレベル印加で行います。シリアル通信は不要です。スイッチ等で信号レベルを切り替えられるようにすると、手動での操作が可能になります。
- 本モジュールは周波数の設定が可能です。

周波数：整数部 7 bit (1~127) と 指数部 3 bit ( $10^{-2}$ ~ $10^{+5}$ ) の掛け算で設定

#### 3.2. 周波数設定方法

シンセサイザ出力の周波数は 7 bit の整数部と 3 bit の指数部、計 10 ビンに対する High/Low ロジックレベルの設定で行います。整数部は 1~127, 指数部は  $10^{-2}$ ~ $10^{+5}$  を表現し、整数部×指数部で周波数を設定します。単位は Hz です。

例えば整数部を 50, 指数部を  $10^{+2}$  に設定すると周波数の設定値は

$$50 \times 10^{+2} = 5,000 \text{ [Hz]} = 5 \text{ [kHz]}$$

となります。

整数部、指数部の設定値と周波数計算に使う値との対応は表 4 の通りです。ロジック Low が 0, High が 1 の正論理です。

表 4 周波数設定値

設定項目		信号・バス名	設定値 (二進数)	設定結果 (数字は十進数)
周波数	整数部	INT [0-6]	000 0000	0 Hz
			000 0001	1 Hz
			000 1000	8 Hz
			100 0000	64 Hz
			111 1111	127 Hz
	指数部	EXP [0-2]	000	$10^{-2} = 1/100$
			001	$10^{-1} = 1/10$
			010	$10^{+0} = 1$
			011	$10^{+1} = 10$
			100	$10^{+2} = 100$
			101	$10^{+3} = 1000$
			110	$10^{+4} = 10000$
			111	$10^{+5} = 100000$

- バス信号の [0]~[N] は, [0]が LSB です。
- 整数部で 0 Hz を設定すると, 設定された時点の位相で固定されます。位相が固定されるとシンセサイザ出力は直流になります。

周波数は設定の変更をしてから約 4 ms 後にシンセサイザ出力へ反映されます。

### 3.3. ゲート発振

本モジュールではゲート発振が可能で、1bitの制御入力ピンを備えています。

ゲート発振の設定値と設定結果の対応は表5の通りです。  
ロジック Low が 0, High が 1 の正論理です。

表5 ゲート発振設定値

信号名	ピン名称	設定値 (二進数)	設定結果
ゲート発振	GATE	0	位相 0° で発振を停止する
		1	位相 0° から発振を開始する

- この信号はモジュール内部で  $DV_{DD}$  (+3.3V) ヘブルアップされています。  
ピンを開放状態にすると常に発振を続けます

図1にゲート発振信号と出力信号の関係をタイムチャートで示します。

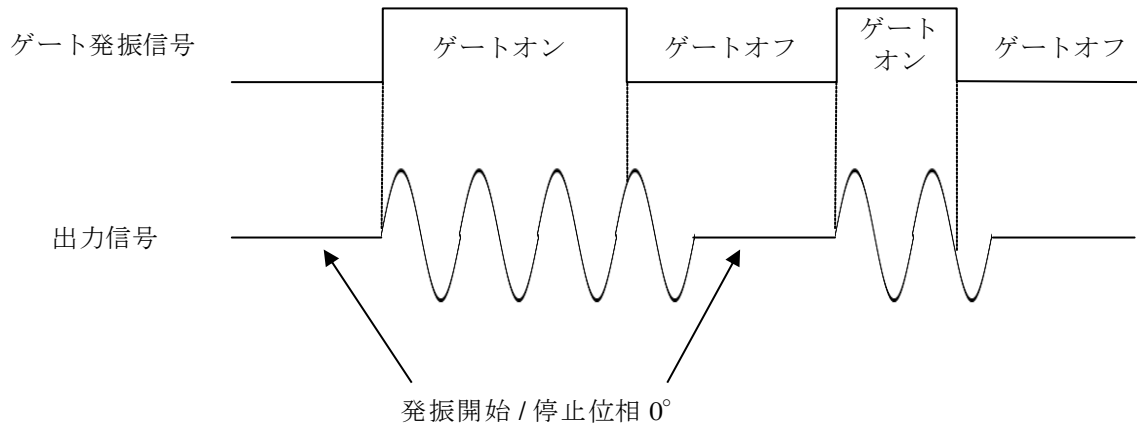


図1 ゲートと発振の開始・停止の関係

ゲート発振は設定を 0 から 1 にしてから約 150ns 後に発振を開始します。

また設定を 1 から 0 にして約 120 ns 経った状態を基準に、次の基準位相 0° の位置で停止します。基準位相 0° 直前でゲート発振信号を 0 にしても 120 ns 後の状態が基準位相 0° を超していた場合、シンセサイザ出力は次の基準位相 0° まで発振を続けますので注意してください。



### 3.4. 同期クロック (周波数同期)

#### a) 同期クロック入力信号

本モジュールは内蔵している周波数基準を用いて動作しますが、外部の 10 MHz 周波数基準に同期して動作する機能があります。

この機能は外部の装置と周波数同期を取る場合などに使用します。

同期クロック入力信号の説明は 表 6 の通りです

表 6 同期クロック入力信号

信号名	ピン名称	説明
同期クロック	CLOCK IN	10 MHz $\pm$ 1 kHz (立ち上がりエッジで同期) デューティ比 40~60%

- この信号はモジュール内部で  $DV_{DD}$  (+3.3V) へプルアップされています。周波数同期機能を使用しない場合は入力ピンを開放状態にしてください。

入力ピンに同期クロックが入力されると自動的に内蔵周波数基準から同期クロックを用いた動作に切り替わります。モジュールは入力されている同期クロックの周波数が 10 MHz であるとして動作します。例えば同期クロックの周波数が 10.001 MHz であるときにモジュールの出力設定を 10 MHz にすると、シンセサイザ出力の周波数は 10.001 MHz になります。

## 4. 仕様

特記なき場合は、出力負荷  $50\ \Omega$ 、周囲温度  $23\pm 5^\circ\text{C}$ 。

確度(以上, 以下, 以内などの範囲)を示した数値は保証値です。

typ. の文字を併記している確度は代表値です。

確度(範囲)がない項目は参考値です。

### 4.1. 両電源構成時 ( $AV_{SS} = -3.465\ \text{V} \sim -2.850\ \text{V}$ )

本モジュールは以下に示す波形を出力します (信号名: FCTN OUT, ピン番号: 1 pin)

DA 変換分解能	14 bit	
出力波形	正弦波	
出力インピーダンス	$50\ \Omega$	
負荷インピーダンス	$50\ \Omega$ 以上	
周波数範囲	10 mHz $\sim$ 10 MHz	
周波数確度	$\pm(25\ \text{ppm} + 50\ \text{nHz})$ 以内	*1
周波数安定度 (温度)	$\pm 2\ \text{ppm}$ 以内	$-20\sim +80^\circ\text{C}$
出力振幅	2 Vp-p $\pm 6\%$ 以内	無負荷時, 1 kHz
出力振幅安定度 (温度)	$\pm 100\ \text{ppm}/^\circ\text{C}$ typ.	$-20\sim +80^\circ\text{C}$ , 1 kHz
	基準周波数: 1 kHz	
	$\pm 0.1\ \text{dB}$ 以内	$\sim 10\ \text{kHz}$
	$\pm 0.2\ \text{dB}$ 以内	$\sim 100\ \text{kHz}$
	$\pm 0.5\ \text{dB}$ 以内	$\sim 5\ \text{MHz}$
	$\pm 1.0\ \text{dB}$ 以内	$\sim 10\ \text{MHz}$
直流オフセット電圧 *2	$\pm 15\ \text{mV}$ 以内	無負荷時, 2-3 pin 接続時
全高調波ひずみ率	0.1% 以下, 0.01% 以下 typ.	10 Hz $\sim$ 100 kHz
		10 次高調波までを合算
高調波スプリアス	-60 dBc 以下 typ.	$\sim 1\ \text{MHz}$
	-50 dBc 以下 typ.	$\sim 5\ \text{MHz}$
	-40 dBc 以下 typ.	$\sim 10\ \text{MHz}$
非高調波スプリアス	-70 dBc 以下 typ.	$\sim 1\ \text{MHz}$
	-60 dBc 以下 typ.	$\sim 5\ \text{MHz}$
	-50 dBc 以下 typ.	$\sim 10\ \text{MHz}$

\*1) 内蔵の周波数基準使用時

\*2) 外部回路にて調整可能です。7. 基本接続図参照。

---

## 4.2. 片電源構成時 ( $AV_{SS} = 0\text{ V}$ )

片電源構成時の特性は以下に示す直流オフセット電圧以外は「4.1 両電源構成時」と同じです。

直流オフセット電圧 \*3                       $(AV_{DD}/2)$  [V]  $\pm 2\%$                       無負荷時, 3-22 pin 接続時

\*3) 片電源で使用できるように出力をオフセットさせる事ができ、オフセット入力端子印加電圧の半分が出力に現れます。オフセット入力端子には低インピーダンスで低雑音の電圧源を接続してください。

## 4.3. 環境・外形・質量

### 4.3.1. 環境

動作温湿度範囲                       $-20^{\circ}\text{C} \sim +80^{\circ}\text{C}$ , 10~80%RH, 結露なきこと  
保存温湿度範囲                       $-30^{\circ}\text{C} \sim +80^{\circ}\text{C}$ , 10~80%RH, 結露なきこと

### 4.3.2. モジュール外形

パッケージ                              2.54 mm pitch, 24 pin DIP, 列間 15.24 mm  
寸法                                        32 mm×17 mm×7 mm (公差は各 $\pm 1$  mm)

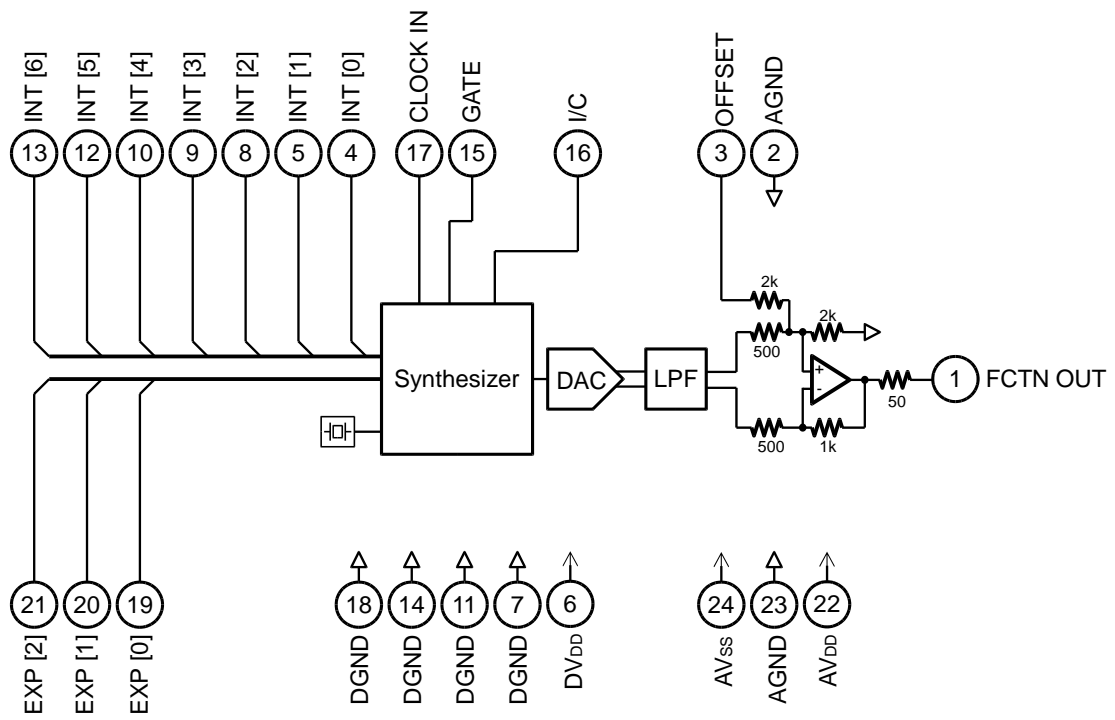
### 4.3.3. モジュール質量

質量                                        約 3.5 g

## 4.4. 規格

RoHS 指令                                Directive 2011/65/EU

## 5. ブロック図



## 6. 入出力ピン配置

ピン番号	信号名	入出力*4	説明
1	FCTN OUT	O	シンセサイザ出力
2	AGND	P	アナログ部グラウンド *5
3	OFFSET	I	出力波形へのオフセット設定ピン アナログ両電源時: AGND ピンと短絡 (出力波形の基準電位が AGND になります) アナログ片電源時: AV <sub>DD</sub> ピンと短絡 (出力波形の基準電位が AV <sub>DD</sub> の半分の値に オフセットされます)
4	INT [0]	I	周波数整数部設定 0 (LSB)
5	INT [1]	I	周波数整数部設定 1
6	DV <sub>DD</sub>	P	デジタル部正電源
7	DGND	P	デジタル部グラウンド *5
8	INT [2]	I	周波数整数部設定 2
9	INT [3]	I	周波数整数部設定 3
10	INT [4]	I	周波数整数部設定 4
11	DGND	P	デジタル部グラウンド *5
12	INT [5]	I	周波数整数部設定 5
13	INT [6]	I	周波数整数部設定 6 (MSB)
14	DGND	P	デジタル部グラウンド *5
15	GATE	I	ゲート発振用途入力
16	I/C *6	-	外部からの接続禁止
17	CLOCK IN	I	外部クロック同期用入力
18	DGND	P	デジタル部グラウンド *5
19	EXP [0]	I	周波数指数部設定 0 (LSB)
20	EXP [1]	I	周波数指数部設定 1
21	EXP [2]	I	周波数指数部設定 2 (MSB)
22	AV <sub>DD</sub>	P	アナログ部正電源
23	AGND	P	アナログ部グラウンド *5
24	AV <sub>SS</sub>	P	アナログ部負電源

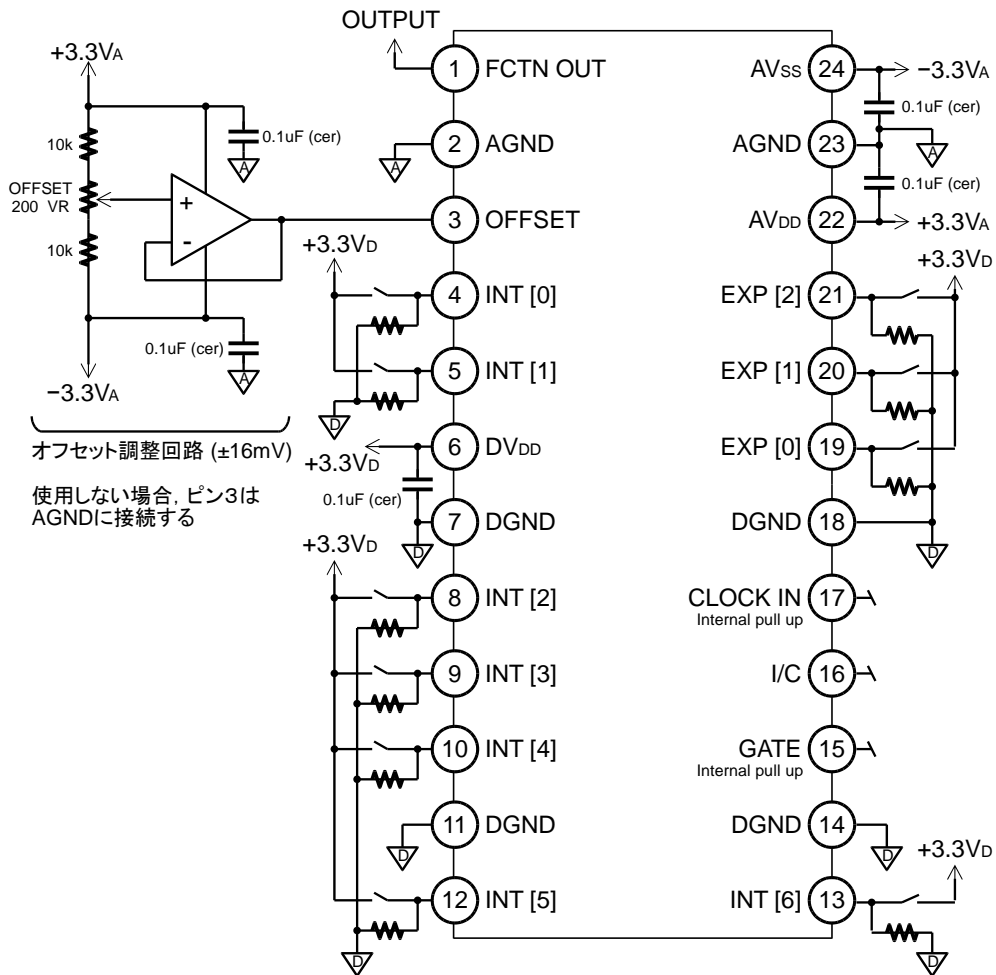
\*4) I: Input, O: Output, P: Power

\*5) DGND と AGND はモジュール内で接続されています

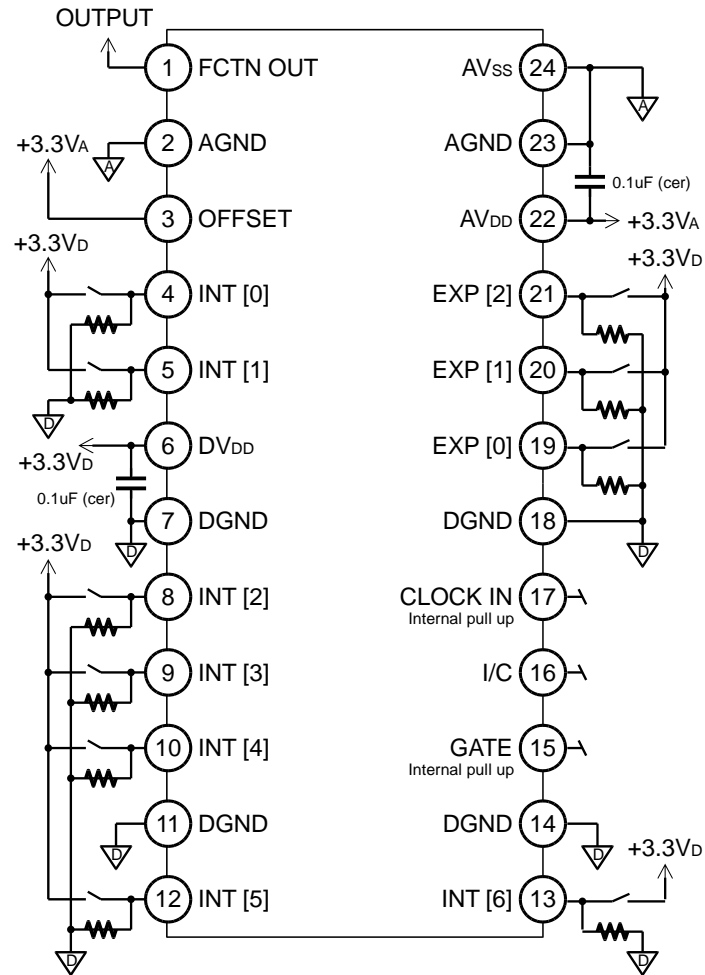
\*6) I/C: Internal Connection, 製造用途で内部接続されているため, 外部からの接続を禁止します

## 7. 基本接続図

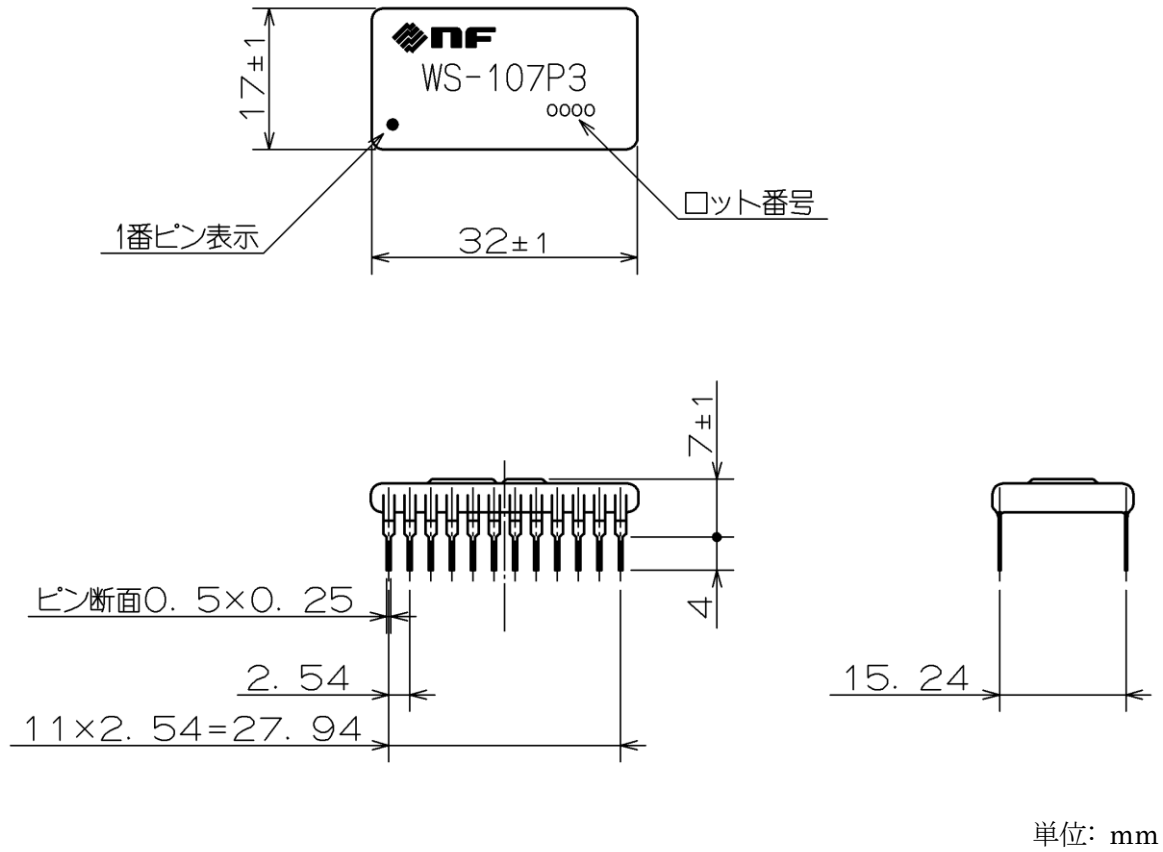
### 7.1. 正負両電源使用時



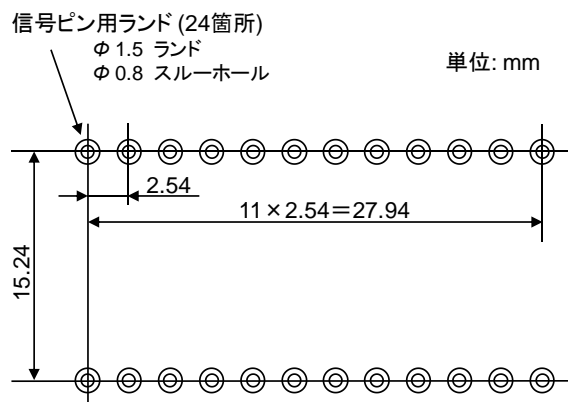
## 7.2. 片電源使用時



## 8. モジュール外形寸法図



[パターン寸法図]





---

## お 願 い

---

- 取扱説明書の一部または全部を，無断で転載または複写することは固くお断りします。
- 取扱説明書の内容は，将来予告なしに変更することがあります。
- 取扱説明書の作成に当たっては万全を期しておりますが，内容に関連して発生した損害などについては，その責任を負いかねますのでご了承ください。

もしご不審の点や誤り，記載漏れなどにお気づきのことがございましたら，当社または当社代理店にご連絡ください。

---

## WS-107P3 取扱説明書

株式会社 エヌエフ回路設計ブロック

〒223-8508 横浜市港北区綱島東 6-3-20

TEL 045-545-8111(代)

<http://www.nfcorp.co.jp/>

© Copyright 2020, **NF Corporation**

